

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-346215

(43)Date of publication of application : 14.12.2001

(51)Int.Cl.

H04N 7/32

НОЗМ 7/30

H03M 7/36

H03M 7/40

H04N 5/92

H04N 7/30

(21)Application number : 2000-167590

(71)Applicant : **mitsubishi electric corp**

(22)Date of filing : 05.06.2000

(72)Inventor : NAKAO TAKASHI
HATANO YOSHIKO
KISHIMA JUNKO
SUGIYAMA KAZUHIRO

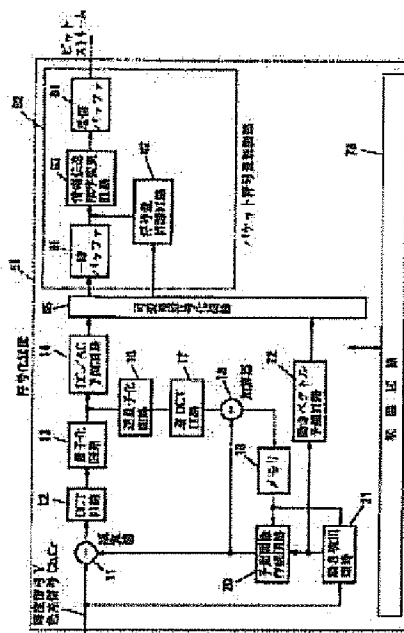
(54) CODER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a coder that can minimize reduction in the coding efficiency even when there is a limit on the length of video packets.

SOLUTION: In the case that a code quantity of a video signal stored in a temporary buffer 81 is a prescribed value or over, the temporary buffer 81 transmits video signals up to a macro block coded precedingly for video packets and allows the video signal coded this time to be subjected to DGT coefficient prediction and coding.

In the case that a code quantity of a video signal stored in a temporary buffer 81 is less than a prescribed value, the code quantity of the temporary buffer 81 after the sum of predicted codes of video signals of a macro block going to be coded next to the present quantity based on the code quantity of the video signal of the macro block coded this time is calculated, and when the code quantity after the arithmetic operation in the temporary buffer 81 is the prescribed value or over, the codes stored in the temporary buffer 81 are transmitted for video packets by a code quantity control circuit 82.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-346215

(P2001-346215A)

(43) 公開日 平成13年12月14日 (2001.12.14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 N 7/32		H 0 3 M 7/30	A 5 C 0 5 3
H 0 3 M 7/30		7/36	5 C 0 5 9
7/36		7/40	5 J 0 6 4
7/40		H 0 4 N 7/137	Z
H 0 4 N 5/92		5/92	H
審査請求 未請求 請求項の数4 O L (全 18 頁) 最終頁に続く			

(21) 出願番号 特願2000-167590 (P2000-167590)

(22) 出願日 平成12年6月5日 (2000.6.5)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 中尾 貴史

兵庫県尼崎市猪名寺2丁目5番1号 三菱

電機マイコン機器ソフトウェア株式会社内

(72) 発明者 幡野 喜子

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100083840

弁理士 前田 実

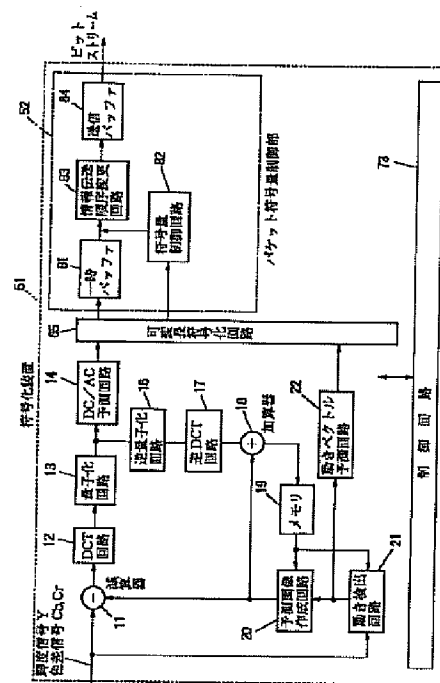
最終頁に続く

(54) 【発明の名称】 符号化装置

(57) 【要約】

【課題】 ビデオパケットに長さ制限がある場合においても、符号化効率の低下を最小限に抑制できる符号化装置を提供する。

【解決手段】 一時バッファ81に蓄積された映像信号の符号量が所定値以上である場合には、前回符号化されたマクロブロックの映像信号までを一時バッファ81からビデオパケット用として送出すると共に今回符号化されたマクロブロックの映像信号については再度DCT係数の予測および符号化を実施させるが、一時バッファ81に蓄積された映像信号の符号量が所定値未満である場合には、今回符号化されたマクロブロックの映像信号の符号量に基づいて予測される次回符号化されるマクロブロックの映像信号の符号が加算された後の一時バッファ81の符号量を演算し、演算された一時バッファ81の符号量が所定値以上である場合に一時バッファ81に蓄積された符号をビデオパケット用に送出する符号量制御回路82を備えた。



【特許請求の範囲】

【請求項1】 複数のマクロブロックの映像信号を符号化し、該符号化した映像信号から符号長が所定値以下であるビデオパケットを生成する符号化装置であって、前記マクロブロックの映像信号を直交変換し、量子化した変換係数のうち、1つまたは複数の変換係数を予測する係数予測回路と、

前記映像信号の変換係数を可変長の符号に符号化する可変長符号化回路と、

符号化された前記マクロブロックの映像信号を、ビデオパケットとして送出するために一時的に蓄積する一時バッファと、

前記一時バッファに蓄積された映像信号の符号量が所定値以上である場合、該一時バッファ中に蓄積されている前回符号化されたマクロブロックの映像信号までを一時バッファからビデオパケット用として送出すると共に、今回符号化されたマクロブロックの映像信号については再度変換係数の予測および符号化を実施させる符号量制御回路とを備え、

前記符号量制御回路は、前記一時バッファに蓄積された映像信号の符号量が所定値未満である場合には、今回符号化されたマクロブロックの映像信号の符号量に基づいて予測される次回符号化されるマクロブロックの映像信号の符号量が加算された後の前記一時バッファの符号量を演算し、該演算された一時バッファの符号量が前記所定値以上である場合に前記一時バッファに蓄積された符号をビデオパケット用に送出することを特徴とする符号化装置。

【請求項2】 複数のマクロブロックの映像信号を符号化し、該符号化した映像信号から符号長が所定値以下であるビデオパケットを生成する符号化装置であって、前記マクロブロックの動きベクトルを検出する動き検出回路と、

前記動き検出ベクトルを予測する動きベクトル予測回路と、

前記動きベクトルに基づいて前記マクロブロックの映像信号を動き補償予測し、直交変換し、量子化した変換係数と、前記動きベクトルとを可変長の符号に符号に変換する可変長符号化回路と、

符号化された前記マクロブロックの映像信号を、ビデオパケットとして送出するために一時的に蓄積する一時バッファと、

前記一時バッファに蓄積された映像信号の符号量が所定値以上である場合、該一時バッファ中に蓄積されている前回符号化されたマクロブロックの映像信号までを一時バッファからビデオパケット用として送出すると共に、今回符号化されたマクロブロックの映像信号については再度動きベクトルの予測および符号化を実施させる符号量制御回路とを備え、

前記符号量制御回路は、前記一時バッファに蓄積された

映像信号の符号量が所定値未満である場合には、今回符号化されたマクロブロックの映像信号の符号量に基づいて予測される次回符号化されるマクロブロックの映像信号の符号量が加算された後の前記一時バッファの符号量を演算し、該演算された一時バッファの符号量が前記所定値以上である場合に前記一時バッファに蓄積された符号をビデオパケット用に送出することを特徴とする符号化装置。

【請求項3】 前記符号量制御回路は、マクロブロックの映像信号が符号化される毎に、次回符号化されるマクロブロックの映像信号の符号量と今回符号化されるマクロブロックの映像信号の符号量が同一であると予測して前記一時バッファの符号量を演算することを特徴とする請求項1又は2記載の符号化装置。

【請求項4】 前記一時バッファから出力される符号は、データパーティショニングされてからビデオパケットとして生成されることを特徴とする請求項1～3の何れか1項に記載の符号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のマクロブロックの映像信号を符号化し、その符号化した映像信号から符号長が所定値以下であるビデオパケットを生成する符号化装置に関し、特に、今回符号化したマクロブロックの映像信号を加算するとビデオパケットの符合長の制限値を超えてしまう場合に、前回符号化したマクロブロックの映像信号の符号までをビデオパケット用に送出し、今回符号化したマクロブロックの映像信号については再符号化する符号化装置に関するものである。

【0002】

【従来の技術】MPEG-4規格は、ITU-T（国際電気通信連合—電気通信標準化部門）の動画像符号化専門化グループ（Moving Picture Coding Experts Group）により策定された規格である。MPEG規格としては、すでにMPEG-1規格およびMPEG-2規格が策定されている。MPEG-1規格は、CD-ROMに適用されており、さらに、Video CDやカラオケ、また、ネットを介した動画通信に用いられている。MPEG-2規格は、現行テレビやHDTV、あるいは、蓄積メディア系や通信系に適用されている。

【0003】上記したMPEG-1規格あるいはMPEG-2規格に対するMPEG-4規格の特徴としては、様々な特性を有するオブジェクトとシーンという異なる構成要素を用いることもあるが、そのオブジェクトやシーンの情報がビットレートに依存せずに圧縮されて可変長に符号化されることが挙げられる。

【0004】以下に、MPEG-4規格に基づく符号化装置および符号化の概要について説明する。図8は、MPEG-4規格に基づく従来の符号化装置のブロック図であり、例えば、文献「MPEG-4のすべて」（工業

調査会) p. 39~p. 40に示されたものである。

【0005】図8の符号化装置1は、MPEG-4で扱う映像の基本処理単位であるビデオ・オブジェクト・ブレイン(VOP)を分割したマクロブロックの映像信号(輝度信号Yおよび色差信号Cb/Cr)が入力され、符号化された映像信号を含むビデオパケットをビットストリーム出力する。符号化装置1から出力されたビデオパケットは、復号装置2内の受信バッファ31に一旦蓄積されてから復号装置32で復号される。

【0006】符号化装置1は、入力される映像信号が第一の10
入力として入力される減算器11と、減算器11の出力信号を離散コサイン変換(DCT)するDCT回路12と、DCT回路12の出力信号を量子化して出力する量子化回路13と、入力したマクロブロックが属するビデオ・オブジェクト・ブレイン(VOP)内の対象となるブロックについてのDCT係数のDC成分およびAC成分を予測するDC/AC予測回路14と、複数のマクロブロックのDCT係数あるいは後述する動きベクトルを可変長符号化したビデオパケットに区切ってからビットストリーム出力する可変長符号化回路15と、量子20
化回路13から出力されたDCT係数を逆量子化する逆量子化回路16と、逆量子化されたDCT係数をさらに逆離散コサイン変換する逆DCT回路17と、逆離散コサイン変換された映像信号が第一の入力として入力される加算器18と、加算器18の出力を格納するメモリ19と、メモリ19に格納されていた映像信号が第一の入力として入力されると共に後述する動き検出回路21の出力が第二の入力として入力されて次のマクロブロックの予測画像を作成して減算器11と加算器18に出力する予測画像作成回路20と、メモリ19に格納されていた20
映像信号が第一の入力として入力されると共に他のマクロブロックの映像信号が第二の入力として入力されて対象となるマクロブロックに対して誤差の最も小さいマクロブロックを検出して予測画像作成回路20と後述する動きベクトル予測回路22に出力する動き検出回路21と、動き検出回路21から出力されたマクロブロックへの動きを示す信号である動きベクトルを予測する動きベクトル予測回路22と、上記した各回路の動作を制御する制御回路23とを備えている。

【0007】ここで、各マクロブロック毎に符号化装置40
1に入力する映像信号について説明する。図9は、図8の符号化装置1に入力するマクロブロック毎の映像信号を示す図である。

【0008】図9に示すように一つのビデオ・オブジェクト・ブレイン(VOP)は、16ライン毎および16画素毎の複数のマクロブロックに分割される。また、各マクロブロックの輝度信号ブロックYは、8ラインおよび8画素毎のサブブロック(以下、ブロックと記す)に分割される。また、色差信号ブロックCbおよびCrは、8ラインおよび8画素から構成される。なお、入力50

される映像信号の画像フォーマットがMPEG-4バージョン1のように4:2:0の場合、輝度信号(Y)の16画素×16ラインが、2つの色差信号(Cb、Cr)の8画素×8ラインと画面上で同じ大きさとなる。従って、8画素×8ラインのブロック(8×8ブロック)が6個で、1つのマクロブロックが構成されることになる。また、図9のVOPは矩形形状であり、例えば、MPEG-2におけるフレームと同義とする。

【0009】図9に示したマクロブロックは、VOPにおける最上部かつ最左部に位置するマクロブロックである。例えば、図9のVOPの最も上のマクロブロックの行を第1行とし、以下、下に向かって第2行、第3行、・・・とし、図9のVOPの最も左のマクロブロックの列を第1列とし、以下、右に向かって、第2列、第3列、・・・とすると、図9に示したマクロブロックは、第1列かつ第1行に位置するマクロブロックとなる。

【0010】また、DCT回路12、量子化回路13およびDC/AC予測回路14等における各処理は、上述した8×8ブロック単位で実施される。

【0011】次に、図8の符号化装置1の動作について説明する。符号化回路1に入力したマクロブロックの映像信号(輝度信号Y、色差信号Cb/Cr)は、8×8ブロック毎にDCT回路12で離散コサイン変換(DCT)され、量子化回路13で量子化される。量子化された8×8ブロックの各信号は、DC/AC予測回路14でDCT係数のDC成分およびAC成分が予測される。【0012】DC/AC予測回路14は、イントラ符号化の場合に、量子化されたDCT係数のDC成分およびAC成分の予測を行い、インター符号化の場合は量子化回路13から出力される量子化されたDCT係数をそのまま可変長符号化回路15に入力する。

【0013】ここで、イントラ符号化の場合のDC/AC予測回路14の詳細な動作について図を用いてさらに説明する。図10は、マクロブロック中の8×8ブロックを拡大して示した図である。

【0014】図10のマクロブロックは、8×8ブロックであるブロックA、B、CおよびXから構成されている。これは、DC/AC予測回路14が8×8ブロック毎に処理を行うためである。マクロブロック中の右下の8×8ブロックがDC/AC予測回路14において現在処理しているブロックXであり、図10のマクロブロック中の左下の8×8ブロックが現在処理中のブロックXに対して左位置となる左隣ブロックAであり、図10のマクロブロック中の右上の8×8ブロックが現在処理中のブロックXに対して上隣位置となる上隣ブロックCであり、図10のマクロブロック中の左上の8×8ブロックが左上のブロックBである。

【0015】イントラ符号化の場合のDC/AC予測では、まず、DC成分の予測方向を決定する。例えば、現在符号化している現在処理中ブロックXの量子化された

DCT係数を $F_x(i, j)$ ($0 \leq i \leq 7, 0 \leq j \leq 7$)、この処理中ブロックXの左隣のブロックAの量子化されたDCT係数を $F_a(i, j)$ ($0 \leq i \leq 7, 0 \leq j \leq 7$)、ブロックXの上隣のブロックCの量子化されたDCT係数を $F_c(i, j)$ ($0 \leq i \leq 7, 0 \leq j \leq 7$)、ブロックXの左上のブロックBの量子化されたDCT係数を $F_b(i, j)$ ($0 \leq i \leq 7, 0 \leq j \leq 7$)とした場合に、ブロックBの量子化されたDCT係数のDC成分 $F_b(0, 0)$ と、ブロックAの量子化されたDCT係数のDC成分 $F_a(0, 0)$ と、ブロックCの量子化されたDCT係数のDC成分 $F_c(0, 0)$ とから予測方向を決定する。

【0016】DC成分の予測方向を決定するには、例えば、ブロックAのDC成分の量子化ステップ幅を Q_{da} 、ブロックBのDC成分の量子化ステップ幅を Q_{db} 、ブロックCのDC成分の量子化ステップ幅を Q_{dc} とした場合に、

$$f_a(0, 0) = F_a(0, 0) \times Q_{da},$$

$$f_b(0, 0) = F_b(0, 0) \times Q_{db},$$

$$f_c(0, 0) = F_c(0, 0) \times Q_{dc}$$

の3式により、逆量子化後のDC成分 $f_a(0, 0)$ 、 $f_b(0, 0)$ 、 $f_c(0, 0)$ を各々求める。

【0017】このDC成分 $f_a(0, 0)$ 、 $f_b(0, 0)$ 、 $f_c(0, 0)$ に、

$$|f_a(0, 0) - f_b(0, 0)| < |f_b(0, 0) - f_c(0, 0)|$$

の関係が成り立っている場合には、ブロックCの逆量子化後のDC成分 $f_c(0, 0)$ に基づいてDC成分の予測方向を決定し、逆に、上記の関係が成り立っていない場合には、ブロックAの逆量子化後のDC成分 f_a に基づいてDC成分の予測方向を決定する。

【0018】ブロックCに基づいてDC成分の予測方向を決定する場合には、

$$P_x(0, 0) = F_x(0, 0) - f_c(0, 0) / Q_{dx}$$

とし、また、ブロックAからDC成分の予測方向を決定する場合には、

$$P_x(0, 0) = F_x(0, 0) - f_a(0, 0) / Q_{dx}$$

として、予測後のDC成分 $P_x(0, 0)$ を求める。但し、 Q_{dx} は、ブロックXのDC成分の量子化ステップ幅であり、上記の割り算は四捨五入で計算する。

【0019】次に、上記のDC成分の予測方向を用いてAC成分の予測を行う。ブロックAの量子化パラメータを Q_{pa} 、ブロックCの量子化パラメータを Q_{pc} 、ブロックXの量子化パラメータを Q_{px} とすると、ブロックCに基づいてDC成分の予測方向を決定した場合は、 $P_x(i, 0) = F_x(i, 0) - (F_c(i, 0) \times Q_{pc}) / Q_{px}$ ($i = 1, \dots, 7$)

となり、ブロックAに基づいてDC成分の予測方向を決

定した場合は、

$$P_x(0, j) = F_x(0, j) - (F_a(0, j) \times Q_{pa}) / Q_{px} \quad (j = 1, \dots, 7)$$

となる。これらを用いてAC成分 $P_x(i, 0)$ または $P_x(0, j)$ を予測する。但し、上記の割り算は四捨五入で計算するものとする。

【0020】上記のAC成分を各ブロック毎に独自に予測した後、1マクロブロックを構成する6個のブロック中の1ブロックとして、各ブロックに対するAC成分の予測を行うか否かについてを、マクロブロック単位で決定する。

【0021】例えば、1マクロブロックを構成する各ブロック中の任意のブロックXに対して、そのブロックXの上隣のブロックCに基づく予測を行う場合は、

【0022】

【数1】

$$SB = \sum_{i=1}^7 |F_x(i, 0)| - \sum_{i=1}^7 |P_x(i, 0)|$$

【0023】によりSBを求める。一方、ブロックXの左隣のブロックAに基づく予測を行う場合は、

【0024】

【数2】

$$SB = \sum_{j=1}^7 |F_x(0, j)| - \sum_{j=1}^7 |P_x(0, j)|$$

【0025】によりSBを求める。

【0026】1マクロブロックを構成する6個のブロックのSBの和であるSBSが、 $SBS \geq 0$

となる場合には1マクロブロックを構成する6個のブロック中の1ブロックとしての各ブロックに対するAC成分の予測を行うが、SBSが0よりも小さい値である場合には1マクロブロック中のブロックとしてのAC成分の予測を実施しない。

【0027】なお、AC成分の予測を行う場合には $ac_pred_flag = 1$ とし、AC成分の予測を実施しない場合には $ac_pred_flag = 0$ として、この ac_pred_flag をマクロブロック毎に付加情報として可変長符号化回路15で符号化する。

【0028】 $ac_pred_flag = 1$ が付加されたマクロブロックに属するブロックXについては、そのブロックXが上隣のブロックCに基づいてAC成分を予測する場合は、

【0029】

【数3】

$$O_x(i, j) = \begin{cases} P_x(i, 0) & (i = 0, \dots, 7; j = 0) \\ F_x(i, j) & (i = 0, \dots, 7; j = 1, \dots, 7) \end{cases}$$

【0030】により $O_x(i, j)$ を求め、そのブロッ

クXが、左隣のブロックAに基づいてAC成分を予測する場合は、

$$O_x(i, j) = \begin{cases} P_x(0, j) \\ F_x(i, j) \end{cases}$$

【0032】により $O_x(i, j)$ を求める。

【0033】 $ac_pred_flag=0$ が付加されたマクロブロックに属するブロックについては、

【0034】

【数5】

$$O_x(i, j) = \begin{cases} P_x(0, 0) \\ F_x(0, 0) \end{cases}$$

【0035】により $O_x(i, j)$ を求め、この $O_x(i, j)$ をDC/AC予測回路14の出力として、可変長符号化回路15へ出力する。

【0036】なお、上記予測において、現在のブロックがVOPの左端のブロックである場合、現在のブロックXに対して、左隣のブロックAおよび左上のブロックBが存在しないので、上記予測で用いた逆量子化後のDC成分 $f_a(0, 0)$ および $f_b(0, 0)$ の値を予め定めた定数 β とする。また、この場合、上記予測で用いたAC成分 $F_a(i, j)$ 、 $F_b(i, j)$ 、 $((i, j) \neq (0, 0))$ については0とする。

【0037】上記した定数 β は、例えば、DCT回路12から出力されるDCT係数のうち、DC成分の値の範囲の中間値とする。すなわち、DCT回路12から出力されるDC成分が11bitで0から2047の値を取り得る場合、定数 $\beta=1024$ とする。

【0038】同様にして、上記予測において、現在のブロックXがVOPの上端に位置するブロックである場合、現在のブロックXに対して上隣のブロックCおよび左上のブロックBが存在しないので、上記予測で用いる逆量子化後のDC成分 $f_c(0, 0)$ および $f_b(0, 0)$ の値を上記した定数 β とし、AC成分 $F_c(i, j)$ 、 $F_b(i, j)$ 、 $((i, j) \neq (0, 0))$ については0とする。

【0039】さらに、上記予測において、現在のブロックXの左隣のブロックAが、現在のブロックXとは異なるビデオパケットに属する場合、上記予測で用いた逆量子化後のDC成分 $f_a(0, 0)$ を上記の定数 β とし、AC成分 $F_a(i, j)$ 、 $((i, j) \neq (0, 0))$ については0とする。

【0040】同様にして、上記予測において、現在のブロックXの上隣のブロックCが、現在のブロックXとは異なるビデオパケットに属する場合、上記予測で用いた逆量子化後のDC成分 $f_c(0, 0)$ を上記の定数 β とし、AC成分 $F_c(i, j)$ 、 $((i, j) \neq (0, 0))$ については0とする。

【0031】

【数4】

$$\begin{cases} (i=0; j=0, \dots, 7) \\ (i=1, \dots, 7; j=0, \dots, 7) \end{cases}$$

【0041】また、上記予測において、現在のブロックXの左上のブロックBが、現在のブロックXとは異なるビデオパケットに属する場合、上記予測で用いた逆量子化後のDC成分 $f_b(0, 0)$ を上記の定数 β とし、AC成分 $F_b(i, j)$ 、 $((i, j) \neq (0, 0))$ については0とする。

【0042】このように、DC/AC予測回路14においては、異なるビデオパケットに属するブロック間では、DC成分およびAC成分の係数を参照しないようにすることで、送信したビットストリームにエラーが混入した場合にも、DC/AC予測によるエラーの伝播がビデオパケット内で収まるように構成されている。

【0043】DC/AC予測回路14から出力された複数のマクロブロックのDCT係数は、可変長符号化回路15へ入力する。可変長符号化回路15では、量子化パラメータなどの付加情報とともに入力信号を可変長に符号化すると共に所定長のビデオパケットに区切りビットストリーム出力する。以上の処理をイントラ符号化処理と称する。また、全てのマクロブロックに対してイントラ符号化処理を適用したVOPを、I-VOPと称する。

【0044】一方、量子化回路13から出力されたDCT係数は、逆量子化回路16で逆量子化され、さらに、逆DCT回路17で逆離散コサイン変換されて復号される。復号された映像信号は、加算器18を経由してメモリ19へ入力される。メモリ19に格納された各マクロブロックの映像信号は、符号化装置1へ入力する映像信号との差分を符号化するインター符号化処理に用いられる。

【0045】符号化装置1でインター符号化処理を行う場合には、動き検出回路21において、メモリ19に格納された各マクロブロックの映像信号中から入力マクロブロックの映像信号との誤差が最も小さい映像信号の位置を検出し、その検出されたマクロブロックに対する入力マクロブロックの動きを示す動きベクトルを検出する。予測画像作成回路20では、メモリ19に格納された各マクロブロックの映像信号と、動き検出回路21で検出された動きベクトルに基づいて予測画像を作成する。

【0046】また、動き検出回路21で検出された動きベクトルは、動きベクトル予測回路22でベクトル値の予測が実施され、予測値との差分が求められる。

【0047】ここで、動きベクトル予測回路22の詳細な動作について図を用いて説明する。図11は、動きベ

クトルの予測方法を示す図である。また、現在符号化しているマクロブロックは、MXで示されている。マクロブロックのMA、MC、MDは、各々現在のマクロブロックMXの左、上、右上のマクロブロックを示している。

【0048】現在のマクロブロックMXの動きベクトルを $MV = (MV_x, MV_y)$ とし、マクロブロックMAの動きベクトルを $MV1 = (MV1_x, MV1_y)$ 、マクロブロックMCの動きベクトルを $MV2 = (MV2_x, MV2_y)$ 、マクロブロックMDの動きベクトルを $MV3 = (MV3_x, MV3_y)$ とすると、マクロブロックMXの動きベクトルの予測値 $PV = (PV_x, PV_y)$ を、

$PV_x = \text{Median}(MV1_x, MV2_x, MV3_x)$

$PV_y = \text{Median}(MV1_y, MV2_y, MV3_y)$

により求めることができる。ここで、Medianは、入力される複数の値の中の間値を出力する関数である。

【0049】なお、上記の計算において、マクロブロックMA、MC、MDのうち、いずれか一つのマクロブロックがVOP外にある場合は、当該マクロブロックの動きベクトルを(0, 0)として計算を行う。

【0050】また、マクロブロックMA、MC、MDのうち、何れか2つのマクロブロックがVOP外にある場合は、VOP内にある残る1個のマクロブロックの動きベクトルを予測PVとする。

【0051】また、マクロブロックMA、MC、MDが全てVOP外にある場合は予測値PVを(0, 0)とする。

【0052】また、上記の計算において、マクロブロックMA、MC、MDのうち、何れか1個のマクロブロックが現在のマクロブロックMXと異なるビデオパケットに属する場合は、当該マクロブロックの動きベクトルを(0, 0)として計算を行う。

【0053】また、マクロブロックMA、MC、MDのうち何れか2個のマクロブロックが現在のマクロブロックMXと異なるビデオパケットに属する場合は、同じビデオパケットに属する残る1個のマクロブロックの動きベクトルを予測PVとする。

【0054】また、マクロブロックMA、MC、MDが全て現在のマクロブロックMXと異なるビデオパケットに属する場合は、予測値PVを(0, 0)とする。

【0055】動きベクトル予測回路22は、現在のマクロブロックの動きベクトルMVと上記予測値PVの差である、

$MV - PV = (MV_x - PV_x, MV_y - PV_y)$

を可変長符号化回路15へ出力する。

【0056】予測画像作成回路20から出力された予測

画像は、減算器11に入力し、入力マクロブロックの映像信号と予測画像の差分信号が減算器11から出力される。その差分信号に対しては、DCT回路12でDCT処理が施され、量子化回路13で量子化処理が実施される。量子化された差分信号のDCT係数は、動きベクトル予測回路22にて予測された動きベクトルおよび量子化パラメータ等の付加情報と共に、可変長符号化回路15で符号化される。また、量子化回路13から出力した差分信号のDCT係数は、逆量子化回路16で逆量子化され、さらに逆DCT回路17で逆DCT処理が施されて差分信号に戻される。逆DCT回路17から出力した差分信号は、加算器18で予測画像作成回路20から出力された予測画像と加算されてメモリ19に記憶される。

【0057】インター符号化には、画像の表示順で時間的に前となるVOPだけから予測画像を作成する片方向予測と、時間的に前となるVOPと後となるVOPの両方から予測画像を作成する両方向予測とがある。片方向予測を用いて符号化されるVOPをP-VOPと称し、両方向予測を用いて符号化されるVOPをB-VOPと称する。

【0058】

【発明が解決しようとする課題】上記した符号化装置1の可変長符号化回路5が、例えば、リバーシブル可変長符号を用いて符号化処理を行う場合には、復号装置2の復号回路32では通常の順方向の可変長復号に加えて、ビデオパケットの最後から逆方向に可変長復号を行う場合がある。より具体的には、復号装置2の受信信号にリバーシブル可変長符号が用いられており、かつ、順方向の可変長復号でエラーが生じた場合には、復号回路32は、ビデオパケットの最後から逆方向に可変長復号を行うことになる。この場合、復号装置2側では、受信したビデオパケットの全符号量を受信バッファ31に一旦保存する必要性が生じる。

【0059】ところが、復号装置2中の受信バッファ31の記憶容量は有限であり、復号装置2の設計時あるいは製造時に記憶容量は規定されてしまっていることが多い。そのため、可変長符号化回路15から出力されるビデオパケットの長さ(符号量)には、受信バッファ31の記憶容量を超えないように制限が設けられることがある。従って、上記のように可変長符号化回路5がリバーシブル可変長符号を用いており、受信バッファ31の記憶容量が規定されている場合には、符号化装置1は、出力する各ビデオパケットの長さ(符号量)について、受信バッファ31の記憶容量を超えない所定の長さ以下になるように制御を行う必要がある。

【0060】符号化装置1が各ビデオパケットの長さ(符号量)を制御する手段としては、例えば、複数のマクロブロックの映像信号を可変長符号化回路15で順次符号化した後、ビデオパケットとして送出する前に符号

量を判断する手段が考えられる。この手段では、ビデオパケットの長さが所定長を超えていると判断した場合、超過したマクロブロックの映像信号の分の符号量については、新しいビデオパケットに含ませるように制御することになる。

【0061】しかし、図10を用いて上記したようにDC/AC予測器14は現在処理中のブロックXと上垂直ブロックCおよび左隣ブロックAとの相関関係を求めており、その際に、新しいビデオパケットに現在処理中のブロックXに含ませる場合には、上垂直ブロックCのDCCT係数と、左隣ブロックAのDCCT係数を定数1024と見なして現在処理中のブロックXのDCCT係数を予測する必要がある。また、インター符号化の場合も、図11を用いて上記したようにマクロブロックMXを新しいビデオパケットに含ませる場合には、左隣のマクロブロックMA、上隣のマクロブロックMC、右上のマクロブロックMDが同じビデオパケットに属さないので、動きベクトル予測回路22は予測値PVを(0, 0)として、予測後のベクトルを修正する必要がある。

【0062】このことから、ビデオパケットが異なるとマクロブロック内の各ブロックの符号量が変わってしまう、今回符号化した超過分のブロックの符号量と、新しいビデオパケットに含まれるブロックの符号量とは異なってしまう場合があり得る。つまり、今回符号化した超過分のブロックの符号をそのまま新しいビデオパケットに含ませることはできないことになる。

【0063】従って、超過したマクロブロックの映像信号の符号について新しいビデオパケットに含ませようとする場合には、その符号をそのまま用いることができず、そのマクロブロックの映像信号について、再度DC/AC予測器14で定数を用いて予測し、または、再度動きベクトル予測回路22で動きベクトルの予測を行い、可変長符号化回路15で符号化を実施してからビデオパケットに含ませるようにしなければならない。

【0064】しかしながら、MPEG-4規格に基づく従来の符号化装置1では、上記したように可変長符号化回路15からビットストリーム出力されるビデオパケットに長さ制限がある場合に、ビデオパケットの符号量を制御することについて全く考慮されておらず、単純に符号量が所定量以上か否かの判断により次のビデオパケットを生成すると、超過分のマクロブロックの映像信号について予測と符号化の再処理が必要になることから符号化効率を低下させてしまうという問題がある。

【0065】本発明は上述した如き従来の問題を解決するためになされたものであって、ビデオパケットに長さ制限がある場合においても、符号化効率の低下を最小限に抑制できる符号化装置を提供することを目的とする。

【0066】

【課題を解決するための手段】上述の目的を達成するため、請求項1記載の本発明の符号化装置は、複数のマ

クロブロックの映像信号を符号化し、該符号化した映像信号から符号長が所定値以下であるビデオパケットを生成する符号化装置であって、前記マクロブロックの映像信号を直交変換し、量子化した変換係数のうち、1つまたは複数の変換係数を予測する係数予測回路と、前記映像信号の変換係数を可変長の符号に符号化する可変長符号化回路と、符号化された前記マクロブロックの映像信号を、ビデオパケットとして送出するために一時的に蓄積する一時バッファと、前記一時バッファに蓄積された映像信号の符号量が所定値以上である場合、該一時バッファ中に蓄積されている前回符号化されたマクロブロックの映像信号までを一時バッファからビデオパケット用として送出すると共に、今回符号化されたマクロブロックの映像信号については再度変換係数の予測および符号化を実施させる符号量制御回路とを備え、前記符号量制御回路は、前記一時バッファに蓄積された映像信号の符号量が所定値未満である場合には、今回符号化されたマクロブロックの映像信号の符号量に基づいて予測される次回符号化されるマクロブロックの映像信号の符号量が加算された後の前記一時バッファの符号量を演算し、該演算された一時バッファの符号量が前記所定値以上である場合に前記一時バッファに蓄積された符号をビデオパケット用に送出することを特徴とする。

【0067】請求項2記載の本発明の符号化装置は、複数のマクロブロックの映像信号を符号化し、該符号化した映像信号から符号長が所定値以下であるビデオパケットを生成する符号化装置であって、前記マクロブロックの動きベクトルを検出する動き検出回路と、前記動き検出ベクトルを予測する動きベクトル予測回路と、前記動きベクトルに基づいて前記マクロブロックの映像信号を動き補償予測し、直交変換し、量子化した変換係数と、前記動きベクトルとを可変長の符号に符号に変換する可変長符号化回路と、符号化された前記マクロブロックの映像信号を、ビデオパケットとして送出するために一時的に蓄積する一時バッファと、前記一時バッファに蓄積された映像信号の符号量が所定値以上である場合、該一時バッファ中に蓄積されている前回符号化されたマクロブロックの映像信号までを一時バッファからビデオパケット用として送出すると共に、今回符号化されたマクロブロックの映像信号については再度動きベクトルの予測および符号化を実施させる符号量制御回路とを備え、前記符号量制御回路は、前記一時バッファに蓄積された映像信号の符号量が所定値未満である場合には、今回符号化されたマクロブロックの映像信号の符号量に基づいて予測される次回符号化されるマクロブロックの映像信号の符号量が加算された後の前記一時バッファの符号量を演算し、該演算された一時バッファの符号量が前記所定値以上である場合に前記一時バッファに蓄積された符号をビデオパケット用に送出することを特徴とする。

【0068】請求項3の本発明は、請求項1又は2記載の符号化装置において、前記符号量制御回路は、マクロブロックの映像信号が符号化される毎に、次回符号化されるマクロブロックの映像信号の符号量と今回符号化されるマクロブロックの映像信号の符号量が同一であると予測して前記一時バッファの符号量を演算することを特徴とする。

【0069】請求項4の本発明は、請求項1～3の何れか1項に記載の符号化装置において、前記一時バッファから出力される符号は、データパーティショニングされ 10 てからビデオパケットとして生成されることを特徴とする。

【0070】

【発明の実施の形態】以下、本発明を図示した実施の形態に基づいて説明する。

実施の形態1。図1は、本発明の実施の形態1である符号化装置51を示すものである。尚、図1においては、図8に示した従来の符号化装置1と同じ機能の部分については同じ符号を付し、重複する説明を省略する。

【0071】図1の符号化装置51が、図8に示した符号化装置1と異なる主な点は、符号化装置51中の可変長符号化回路65の後段にパケット符号量制御部52を備えている点である。 20

【0072】パケット符号量制御部52は、可変長符号化回路65から送出された符号を一時的に蓄積する一時バッファ81と、一時バッファに蓄積された符号の順序を入れ替えて送出するデータパーティショニングを行う情報伝送順序変更回路83と、入力した符号にヘッダ等を付加してビデオパケットをビットストリーム出力する送信バッファと、一時バッファ81に蓄積された符号の送出時期を制御することによりビデオパケット用の符号量を制御すると共に、送出されなかったマクロブロックの映像信号の符号については制御回路73を介して再度DCT係数の予測および符号化を実施させる符号量制御回路82とから構成される。

【0073】また、可変長符号化回路65は二つの出力を有しており、第一の出力は、一時バッファ81に入力され、第二の出力は符号量制御回路82に入力される。第一の出力は、可変長符号化回路65で符号化されたDCT係数であり、第二の出力は、上記符号化された各DCT係数の符号量である。 40

【0074】ここで、ビットストリーム出力されるビデオパケットについて説明する。図2(a)～(d)は、例えば、図9に示したような1VOP分のマクロブロックの映像信号の符号をビデオパケットで出力する場合のビットストリームの構成を示す図である。

【0075】図2(a)は、1VOP分のマクロブロックの映像信号の符号をVP0～VP6の7個のビデオパケットが連続して出力される場合のビットストリームを示している。例えば、符号化装置51から最左のビデオ 50

パケットVP0、続いてビデオパケットVP(1)というように順次ビデオパケットがビットストリーム出力され、最後にビデオパケットVP6が出力される。この図2(a)のように、1VOP分のビットストリームは、一個以上のビデオパケットにより構成される。

【0076】図2(b)は、図2(a)中のビデオパケットVP(0)の内部構成を示す図である。1VOPの最初のビデオパケットVP(0)では、まず、先頭にVOPヘッダが付加され、次いで、1個以上のマクロブロックMB(0)～MB(N)の符号化されたデータが順次並べられ、最後にVOPヘッダが付加されたことによるバイト調整のためにスタッフビットが付加される。

【0077】図2(c)は、図2(a)中のビデオパケットVP1の内部構成を示す図である。ビデオパケットVP(0)の次に出力されるビデオパケットVP(1)では、まず、先頭に正しく復号させるために特定ビットパターンの固定長符号(同義語)で構成されたResync Markerが付加され、次いで、ビデオパケットVP(1)のIDとなるビデオパケット(VP)ヘッダが付加されてから、1個以上のマクロブロックMB(N+1)～MB(M)の符号化されたデータが順次出力され、最後にVPヘッダが付加されたことによるバイト調整のためにスタッフビットが付加される。

【0078】図2(d)は、例えば図2(c)のビデオパケットVP1の内部にスタッフィングを有している場合の構成を示す図である。構成中にスタッフィングを有するビデオパケットでは、まず、先頭に正しく復号させるためのResync Markerが付加され、次いで、VPヘッダが付加されてから、1個以上のマクロブロックMB(L)～MB(K)の符号化されたデータが順次出力され、スタッフィングが出力され、再度、1個以上のマクロブロックMB(K+1)の符号化されたデータが順次出力され、最後にVPヘッダが付加されたことによるバイト調整のためにスタッフビットが付加される。このように、ビデオパケット中には、任意の数のスタッフィングを入れることができる。例えば、MPEG4 Videoの場合には、スタッフィングはスタッフィング・マクロブロックと呼ばれ、通常のマクロブロックと同じ扱いで任意のビデオパケットに入れられる。なお、このスタッフィングは、復号装置側で廃棄されるものである。

【0079】図2(b)～図2(d)に示したように1つのビデオパケットに入れるマクロブロックの数は任意であるが、エラー伝播を考慮した場合、各ビデオパケットの符号量がほぼ一定になるように構成するのがよいとされている。一般的にVOP内の動きの大きい位置に対応するビデオパケットの符号量は大きくなる。従って、各ビデオパケットの符号量をほぼ一定にするためには、VOP内の動きの大きい位置では、小さい面積しか1個のビデオパケットで対応できなくなり、VOP内の動きの小さい位置では、大きな面積でも1個のビデオパケッ

トで対応できるようになる。

【0080】図3は、各ビデオパケットの符号量をほぼ一定にした場合に、各ビデオパケットがVOP内で占める面積を示す図である。図3のVOP中では、ビデオパケットVP(3)あるいはビデオパケットVP(4)に対応する位置では動きが大きい面積が小さくなっている。ところが、ビデオパケットVP(0)あるいはビデオパケットVP(1)に対応する位置では動きが小さい面積が大きくなっている。このように、各ビデオパケットの符号量をほぼ一定にした場合には、VOP内
10 各ビデオパケットが占める面積は一定でなくなる。

【0081】次に、本実施の形態1では、パケット符号量制御部52内の一時バッファ81から送信バッファ84までの間にデータが並べかえられているが、その出力するデータを並べかえるデータパーティショニングについて説明する。

【0082】データパーティショニングは、ビデオパケット内の情報の伝送順序を変更することにより、エラーに対する耐性を向上させる技術である。エラーが混入する場合
20 には、復号側においてビデオパケットのエラー混入後の同期が外れて、混入以降のデータについては正しく復号されなくなる。エラーは一貫性が無くビデオパケット中でランダムな位置に混入されることから、データが復号される確率は、ビデオパケット中の前側の位置にあるデータの方が後ろ側の位置にあるデータよりも高くなる。従って、重要なデータほど前側に位置させた方がエラーに対する耐性を高めることができる。

【0083】そこで、データパーティショニングでは、ビデオパケットに含まれる各マクロブロックのデータの
30 うちから、特に重要なデータをビデオパケットの前側に位置させ、それ以外の情報を後ろ側に位置させるようにデータを並べかえてから出力するようにする。つまり、重要なデータが前側にくるように伝送順序を変更する。

【0084】また、重要なデータを前側(前半)に位置させ、それ以外のデータを後ろ側(後半)に位置させると共に、前半と後半のデータの間に特定のビット列を配置して、前半の重要データに混入するエラーの有無を判定できるようにしている。特定のビット列としては、イントラVOPの場合はDC maker(19bit)であり、インターVOPの場合はmotion marker(17bit)である。
40

【0085】図4は、イントラVOPの場合のデータパーティショニングを示す図である。図4のイントラVOPの場合、一時バッファ81内には、図4(a)に示したようにm番目のマクロブロックMB(m)、m+1番目のマクロブロックMB(m+1)等データがマクロブロック単位で順に蓄積される。また、各マクロブロックMBの内のデータ構成については、図4(a)に示したように、マクロブロックMB(m)の場合は、マクロブロックMB(m)の各ブロックの係数データT0
50 (m)、マクロブロックMB(m)のイントラDC成分

を復号するために必要な符号化モードmcbpc、量子化パラメータを示す量子化差分値dquant、各ブロックのDCT係数のDC成分等の情報DC(m)、m番目のマクロブロックMBのAC成分を復号するために必要となるAC予測を行ったかどうかを示すAC予測フラグac_pred_flag、輝度信号Yの各ブロック中の非零のAC係数の有無を示す符号化パターンcbpy等の制御情報T1(m)となる。同様に、マクロブロックMB(m+1)のデータ構成は、係数データT0(m+1)、情報DC(m+1)、制御情報T1(m+1)となる。

【0086】一時バッファ81内のデータを送信バッファ84に転送する際に、情報伝送順序変更回路83では、特に重要なデータが前半に位置するようにデータパーティショニングを実施してから送信バッファ84に転送する。その結果、送信バッファ84内には、図4(b)に示したように、DC(m)、DC(m+1)等の全ての情報DC(n)が前半に配置される。次いで、DC makerが付加された後、後半の最初には、比較的重要度が高いT1(m)、T1(m+1)等の全ての制御情報T1(n)が配置され、最後にT0(m)、T0(m+1)等の全ての係数データT0(n)が配置される。また、ビデオパケットの先頭部にはヘッダが付加される。

【0087】図5は、インターVOPの場合のデータパーティショニングを示す図である。図5のインターVOPの場合も、図4のイントラVOPの場合と同様に、一時バッファ81内には、図5(a)に示したようにm番目のマクロブロックMB(m)、m+1番目のマクロブロックMB(m+1)等データがマクロブロック単位で順に蓄積されるが、マクロブロック内部のデータ構成については、イントラVOPの場合と異なる。各マクロブロックMBの内のデータ構成は、図5(a)に示したように、マクロブロックMB(m)の場合は、マクロブロックMB(m)の各ブロックの係数データt0(m)、符号化マクロブロックか非符号化マクロブロックかを示すフラグnot_coded、インターDC成分を復号するために必要な符号化モードmcbpc、動きベクトル等のm番目のMBの動きベクトルを復号するために必要な情報MV(m)、輝度信号Yの各ブロック中の非零のAC係数の有無を示す符号化パターンcbpy、量子化パラメータを示す量子化差分値dquant、等のm番目のマクロブロックMBのAC成分を復号するために必要な制御情報t1(m)となる。

【0088】図5のインターVOPの一時バッファ81内のデータを送信バッファ84に転送する際も、図4のイントラVOPの場合と同様に、情報伝送順序変更回路83では、特に重要なデータが前半に位置するようにデータパーティショニングを実施してから送信バッファ84に転送する。その結果、送信バッファ84内には、図

5 (b) に示したように、MV (m)、MV (m+1) 等の全ての情報MV (n) が前半に配置される。次いで、motion markerが付加された後、後半の最初には、比較的重要度が高いt1 (m)、t1 (m+1) 等の全ての制御情報t1 (n) が配置され、最後にt0 (m)、t0 (m+1) 等の全ての係数データT0 (n) が配置される。また、ビデオパケットの先頭部にはヘッダが付加される。

【0089】なお、上記したT0 (m)、T0 (m+1)、t0 (m)、および、t0 (m+1) 等の係数データは、ランレングス符号化された各ブロックの係数データであり、以下のようにして求める。例えば、MPEG4のI-VOPの場合には、まず、マクロブロック中の各ブロックにおける量子化されたDCT係数のAC成分をジグザグスキャン等の方法で1次元スキャンし、0の個数と非零の係数の組み合わせを符号化するランレングス符号化を行う。このランレングス符号化された各ブロックの係数データが一時バッファ81に各マクロブロック毎に書き込まれたものが、図4および図5に示した係数データとなる。また、符号化モードmc b p cは、マクロブロックのタイプを示すMTYPEと、マクロブロック中の色差の各ブロック中に非零のAC係数の有無を示すCBPCをまとめて符号化したものである。

【0090】次に、符号化装置51の動作について説明する。イントラ符号化を行う場合における、量子化されたDCT係数からDC/AC予測回路14で係数の予測が行われ、量子化パラメータ等の付加情報と共に可変長符号化回路65で符号化されるところまでは、図8で示した従来の符号化装置1と同様である。

【0091】また、インター符号化を行う場合においても、量子化されたDCT係数が予測された動きベクトルおよび量子化パラメータ等の付加情報と共に可変長符号化回路65で符号化されるところまでは、図8で示した従来の符号化装置1と同様である。

【0092】符号量制御回路82は、可変長符号化回路65から出力される各マクロブロックの符号量を元に、各ビデオパケットの長さが予め定められた最大のビデオパケットの符号長の値(MAXVPlen)以下になるように一時バッファ81に格納されているマクロブロックをまとめて送信バッファ84へと転送する。なお、本実施の形態1では、その際に図2 (b)、図3 (b) に示したように、ビデオパケットの先頭にはヘッダを付加して、データパーティショニング処理で規定されたビットストリームの順に並べ替えて転送する。

【0093】符号量制御回路82では、一時バッファ81に格納されているマクロブロックを送信バッファ84へと転送する際に、一時バッファ81がアンダーフローを起こさないように、あるいは、図示しないVBV (Video Buffering Verifier) バッファがオーバーフローを起こさないように制御すると

共に、一時バッファ81から送出するビデオパケット用符号のマクロブロック単位の区切りを決定する。以下、符号量制御回路82による一時バッファ81から送出するビデオパケット用符号の区切りを決定する動作について、図を用いて詳細に説明する。

【0094】図6は、符号量制御回路82におけるビデオパケット用符号の区切り決定動作のフローチャートである。符号量制御回路82では、まず、可変長符号化回路65から受信する今回符号化されたマクロブロックの符号量MBbitsを、前回までにすでに符号化されているマクロブロックの符号量VPlen0に加算して符号量VPlen1を演算する(ステップS1)。このステップS1の加算結果の符号量VPlen1がビデオパケットの長さを制限する所定値MAXVPlen以上であるか否かを判断する(ステップS2)。符号量VPlen1が所定値MAXVPlen以上である場合(ステップS2: Yes)には、符号化やり直しフラグをONにして(ステップS3)制御回路73に通知し、今回のマクロブロックの映像信号のデータについて、やり直し処理を行う。

【0095】制御回路73によって制御されるやり直し処理の動作としては、まず、一時バッファ81に蓄積された一つ前(前回)までに符号化されたマクロブロックの符号を今回ビットストリーム出力するビデオパケット用として送信バッファに転送する(ステップS4)。今回符号化されて一時バッファ81に記憶されたマクロブロックの符号については、記憶内容がクリア(VPbitsを0)されて(ステップS5)、その今回符号化されたマクロブロックの映像信号(DCT係数)について、DC/AC予測回路14における処理と可変長符号化回路65における処理がやり直される(ステップS6)。転送された符号を受信した送信バッファ84は、resyncマーカやヘッダ等の情報を付加したビデオパケットをビットストリーム出力する。なお、インター符号化の場合は、ステップS6において、動きベクトル予測回路22における処理と可変長符号化回路65における処理がやり直される。

【0096】このようにして、符号量VPlen1が所定値MAXVPlen以上(ステップS2: Yes)である場合には、前回符号化されたマクロブロックまでの符号は今回のビデオパケットに収容されるが、今回符号化されたマクロブロック以降の符号は新しいビデオパケットに収容されることになる。

【0097】ステップS2で、符号量VPlen1が所定値MAXVPlen未満である場合(ステップS2: No)には、符号量制御回路82は、次のマクロブロックの符号量が今回のマクロブロックの符号量MBbitsと同一であると予測して、次のマクロブロックの予測符号量MBbitsが加算された場合の一時バッファの予測符号量VPlen2を演算し、予測符号量VP

len2が所定値MAXVPlen以上であるか否かを判断する(ステップS7)。なお、本実施の形態1では、予測符号量VPlen2について、符号量VPlen1と次回のマクロブロックの予測符号量MBbitsに加えて予測誤差許容度 α (例えば、 $\alpha=256$)を加えることにより、次回のマクロブロックの符号量の変動に対応できるようにしている。符号量VPlen2が所定値MAXVPlen以上である場合(ステップS7: Yes)には、一時バッファ81に蓄積された今回までに符号化された全てのマクロブロックの符号を今回ビットストリーム出力するビデオパケット用として送信バッファに転送する(ステップS8)。一時バッファ81に蓄積された符号量VPlen2はクリアして、制御回路73に次回のマクロブロックの映像信号について符号化処理を行うように通知する(ステップS9)。転送された符号を受信した送信バッファ84は、resyncマーカやヘッダ等の情報を付加したビデオパケットをビットストリーム出力する。

【0098】このようにして、符号量VPlen1が所定値MAXVPlen未満(ステップS2: No)であり且つ符号量VPlen2が所定値MAXVPlen以上(ステップS7: Yes)である場合には、今回符号化されたマクロブロックまでの符号が今回のビデオパケットに収容されるが、次回符号化されるマクロブロック以降の符号が新しいビデオパケットに収容されることになる。

【0099】符号量VPlen2が所定値MAXVPlen以上である場合(ステップS7: No)には、次回のマクロブロックの符号量が符号量VPlen1に加算されても所定値MAXVPlen以上である確率は少ないと予想されるので、一時バッファ81に蓄積された符号量VPlen2はそのまま残して、制御回路73に次回のマクロブロックの映像信号について符号化処理を行うように通知する(ステップS9)。転送された符号を受信した送信バッファ84は、resyncマーカやヘッダ等の情報を付加したビデオパケットをビットストリーム出力する。

【0100】このようにして、符号量VPlen1が所定値MAXVPlen未満(ステップS2: No)であり且つ符号量VPlen2が所定値MAXVPlen未満(ステップS7: No)である場合には、次回符号化されるマクロブロックまでの符号についても今回のビデオパケットに収容される予定となる。ここで、予定としたのは、確率的には小さいものの、次回符号化されるマクロブロックの符号量が、今回符号化されたマクロブロックの符号量よりも極端に(予測誤差許容度 α を超えて)多い場合には、今回のビデオパケットに収容できなくなる場合が考えられるためである。

【0101】本実施の形態1の符号量制御回路82は、上記のように一時バッファ81に蓄積されたビデオパケ

ット用符号の区切りを決定するので、例えば、上記した次回のマクロブロックの映像信号が符号化されて一時バッファに加算される場合、所定値以上になってしまうことから次回のマクロブロックの映像信号について、符号量の予測と符号化をやり直さなければならない事態が発生するが、そのやりなおしの頻度を減少させることができる。

【0102】ここで、上記した次回のマクロブロックについて、符号量の予測と符号化をやり直さなければならない事態が発生すると、符号化処理の効率が悪化する点について、図を用いてさらに説明する。

【0103】図7は、図1中のDCT回路12、量子化回路13、DC/AC予測回路14、逆量子化回路16、逆DCT回路17、動きベクトル予測回路22、可変長符号化回路65、一時バッファ81および符号量制御回路82における各処理動作をステップ化して示したフローチャートである。

【0104】図7(a)は、マクロブロックの映像信号の符号化処理をやり直さない場合のフローチャートである。図6のフローチャートでは、ステップS2がNoである場合に対応する。

【0105】マクロブロックの映像信号は、DCT処理されてDCT係数となり(ステップS11)、そのDCT係数は量子化されて出力される(ステップS12)。量子化されたDCT係数は、DC/AC予測処理に用いられる(ステップS15)と共に、逆量子化され(ステップS13)てから逆DCT処理される(ステップS14)。また、インター符号化の場合は別途、動きベクトル予測処理が行われる(ステップS16)。

【0106】DC/AC予測結果と、動きベクトル予測結果から可変長符号化処理が実施され(ステップS17)、符号化されて一時バッファ81に蓄積された符号量について、図6のフローチャートに示したように符号量制御処理が実施される(ステップS18)。

【0107】このステップS18までは、マクロブロックの映像信号の符号化処理をやり直すか否か、あるいは、図6のステップS7に示した次回のマクロブロックの符号量を加算した判断結果に関らず同様であるが、一時バッファ81の記憶内容の転送処理については、図6のフローチャートでステップS7がYesの場合には、今回符号化したマクロブロックまでの符号量を送信バッファ84に転送する(ステップS19)が、図6のフローチャートでステップS7がNoの場合には、一時バッファ81の記憶内容を転送せず(ステップS19を省略)に、次回符号化するマクロブロックの映像信号について、DCT処理(ステップS11)を実施させる。

【0108】図7(b)は、マクロブロックの映像信号の符号化処理をやり直す場合のフローチャートである。図6のフローチャートでは、ステップS2がYesである場合に対応する。

【0109】上記したようにステップS18までの動作は、符号化処理をやり直さない場合と同様であるが、やり直す場合には、一時バッファ81に蓄積された符号量の内、前回符号化されたマクロブロックの符号までが送信バッファ84に転送される（ステップS21）。このステップ21の転送処理については、符号化処理をやり直すために一つ前（前回）符号化されたマクロブロックまでのデータを転送する必要があるため、図6のフローチャートでステップS2がYesである場合には必ず処理が実施される。また、今回符号化されたマクロブロッ

クの符号については、上記のように符号量の判断に用いられ、符号化やり直しフラグをオンさせた後はクリアされてしまい活用されない。

【0110】符号化やり直しフラグがオンされることにより、今回符号化されたマクロブロックの映像信号については、イントラ符号化の場合、DC/AC予測処理（ステップS22）、可変長符号化処理（ステップS23）、符号量制御処理（ステップS24）が実施される。インター符号化の場合は、動きベクトル予測処理（ステップS26）、可変長符号化処理（ステップS23）、符号量制御処理（ステップS24）が実施される。また、ステップS24の符号量制御処理における図6のステップS7の判断において、判断結果がYesとなる場合には、一時バッファ81に蓄積された今回符号化されたマクロブロックの符号を送信バッファ84に転送する（ステップS25）が、図6のフローチャートでステップS7がNoの場合には、一時バッファ81の記憶内容を転送せず（ステップS25を省略）に、次回符号化するマクロブロックの映像信号について、DCI処理（ステップS11）を実施させる。

【0111】図7（a）と図7（b）との上記比較から、一旦符号化したマクロブロックの映像信号を再符号化する処理を行うことは、符号化処理の効率を大幅に悪化させることが理解できる。このことから、符号化装置の符号化効率を低下させないためには、一旦符号化したマクロブロックの映像信号を再符号化する処理頻度を減らすことが重要となる。

【0112】ところが、前記したように図8に示した従来の符号化装置1で、単純に符号量が所定量以上か否かの判断のみにより次のビデオパケットを生成するようにしても、再符号化処理の頻度は減らすことができず、符号化効率の低下を抑制することはできない。

【0113】それに対して本実施の形態1では、次のマクロブロックの符号量を今回のマクロブロックの符号量と同様と予想して、次のマクロブロックの符号量を加算すると一時バッファ81に蓄積された符号量がビデオパケットに収容可能な符号量を超えてしまう可能性の高い場合には、今回のマクロブロックまでの符号量を先に送信バッファ84に転送するように符号量制御回路82で制御するので、次のマクロブロックの映像信号を

符号化する際に、符号化のやり直しの頻度を減少させることができる。

【0114】このように本実施の形態1では、符号量制御回路82により、今回符号化されて一時バッファ81に蓄積されたマクロブロックの符号量に基づいて、次回符号化されるマクロブロックの符号量を加算した場合に一時バッファ81に蓄積される符号量を予測し、予測結果がビデオパケットに収容可能な符号量を超える場合には、次回符号化されるマクロブロックの映像信号が符号化される前に、一時バッファ81に蓄積された符号を送信バッファに転送するようにしているので、次のマクロブロックの映像信号が符号化された際に、ビデオパケットに収容可能な符号量を超えてしまい、次のマクロブロックの映像信号について、符号化をやり直ししなければならない事態の頻度を減少させることができる。従って、本実施の形態1の符号化装置51の符号化効率の低下を抑制することができる。

【0115】また、本実施の形態1の符号量制御回路82では、マクロブロックの映像信号が符号化される毎に、次回符号化されるマクロブロックの映像信号の符号量と今回符号化されるマクロブロックの映像信号の符号量が同一であると予測して一時バッファの符号量を演算させることができるので、全てのマクロブロックの映像信号について、符号化のやり直しの頻度を減少させることができる。このため、符号化効率の低下をさらに抑制することができる。

【0116】また、本実施の形態1のパケット符号量制御部52では、一時バッファ81から出力される符号は、情報伝送順序変更回路83を用いてデータパーティショニングされてから送信バッファ84に収容されて、送信バッファ84でビデオパケットとして生成されるので、データパーティショニング用の一時バッファ81および送信バッファ84を利用することにより、本発明の制御のために新規に追加される一時バッファや送信バッファ等の部材を最小限に抑制できると共に、データパーティショニングにより、送信バッファ84からビットストリーム出力されるビデオパケットのエラーに対する耐性を強化することができる。

【0117】なお、上記した実施の形態1においては、MPEG-4規格のデータパーティションを行う場合に、一時バッファから送信バッファに転送される符号量を制御する例を説明したが、例えば、ビデオパケットを生成する際にデータパーティションを実施しない場合や、H.263規格の符号化装置の場合等においても、ビデオパケットに長さ制限を有している場合には、上記同様に一時バッファから送信バッファに転送する符号量を符号量制御回路を用いて制御することにより、符号化のやり直しの頻度を減少させることができる。

【0118】この場合、DC/AC予測回路14の代わりに、MPEG-2のようにDCのみを左隣のブロック

のDCから予測するDC予測を用いる等ビデオパケット内の任意のDC T係数の予測を行う場合にも適用することができる。

【0119】また、DC Tの代わりにウェーブレット変換等の他の直交変換を用いて、変換係数の予測をビデオパケット内で行う場合も、同様の構成で、符号化やり直しの頻度を減少させることができる。

【0120】また、例えば、符号化装置に入力する映像信号の画像フォーマットが4:2:0ではない場合や、VOPが矩形ではない場合にも、本実施の形態1のよう

に一時バッファから送信バッファに転送する符号量を符号量制御回路を用いて制御することは適用できるので、符号化のやり直しの頻度を減少させることができる。

【0121】また、本実施の形態1では、次回符号化するマクロブロックの映像信号の符号量を予測する方法として、今回符号化したマクロブロックの映像信号の符号量と同一（但し予測誤差許容度 α の範囲内）として予測したが、例えば、I-VOPおよびP-VOPについて各々を固定値として予測する方法、過去のN個のマクロ

ブロックの映像信号を符号化した符号量の平均値を求めてその平均値により予測する方法、あるいは、今回のマクロブロックの映像信号の符号量に対する所定の演算結果（例えば、符号量 $\times \beta + \alpha$ ： β 、 α は任意の値）を用いて予測する方法等を適用することもできる。

【0122】また、上記した本実施の形態1中では、予測誤差許容度 α を256としたが、この予測誤差許容度 α の値は任意に変更できることは言うまでもないことである。

【0123】

【発明の効果】請求項1の発明によれば、符号量制御回路により、今回イントラ符号化されて一時バッファに蓄積されたマクロブロックの符号量から、次回符号化されるマクロブロックの符号量を加算した場合の一時バッファの符号量を予測して、次回符号化されるマクロブロックの符号化前に、一時バッファに蓄積された符号を送信バッファに転送するようにしたので、次回のマクロブロックの映像信号を符号化する際に、ビデオパケットに収容可能な符号量を超過することによる符号化のやり直しの頻度を減少させることができ、符号化効率の低下を抑制することができる。

【0124】請求項2の発明によれば、符号量制御回路により、今回インター符号化されて一時バッファに蓄積されたマクロブロックの符号量から、次回符号化されるマクロブロックの符号量を加算した場合の一時バッファの符号量を予測して、次回符号化されるマクロブロックの符号化前に、一時バッファに蓄積された符号を送信バッファに転送するようにしたので、次回のマクロブロックの映像信号を符号化する際に、ビデオパケットに収容可能な符号量を超過することによる符号化のやり直しの頻度を減少させることができ、符号化効率の低下を抑制

することができる。

【0125】請求項3の発明によれば、マクロブロックの映像信号が符号化される毎に、次回符号化されるマクロブロックの映像信号の符号量と今回符号化されるマクロブロックの映像信号の符号量が同一であると予測して一時バッファの符号量を演算するので、全てのマクロブロックの映像信号について、符号化のやり直しの頻度を減少させることができ、符号化効率の低下をいっそう抑制することができる。

【0126】請求項4の発明によれば、一時バッファから出力される符号は、データパーティショニングされてからビデオパケットとして生成されるので、データパーティショニング用の一時バッファおよび送信バッファを利用することにより、本発明の制御のために新規に追加される部材を最小限に抑制できると共に、データパーティショニングにより、ビデオパケットのエラーに対する耐性を強化することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1である符号化装置を示すものである。

【図2】 (a)～(d)は1VOP分のマクロブロックの映像信号の符号をビデオパケットで出力する場合のビットストリームの構成を示す図である。

【図3】 各ビデオパケットの符号量をほぼ一定にした場合に各ビデオパケットがVOP内で占める面積を示す図である。

【図4】 イントラVOPの場合のデータパーティショニングを示す図である。

【図5】 インターVOPの場合のデータパーティショニングを示す図である。

【図6】 符号量制御回路82におけるビデオパケット用符号の区切り決定動作のフローチャートである。

【図7】 (a)、(b)は図1中の一部の回路における各処理動作をステップ化して示したフローチャートである。

【図8】 MPEG-4規格に基づく従来の符号化装置のブロック図である。

【図9】 図8の符号化装置に入力するマクロブロック毎の映像信号を示す図である。

【図10】 マクロブロック中の8×8ブロックを拡大して示した図である。

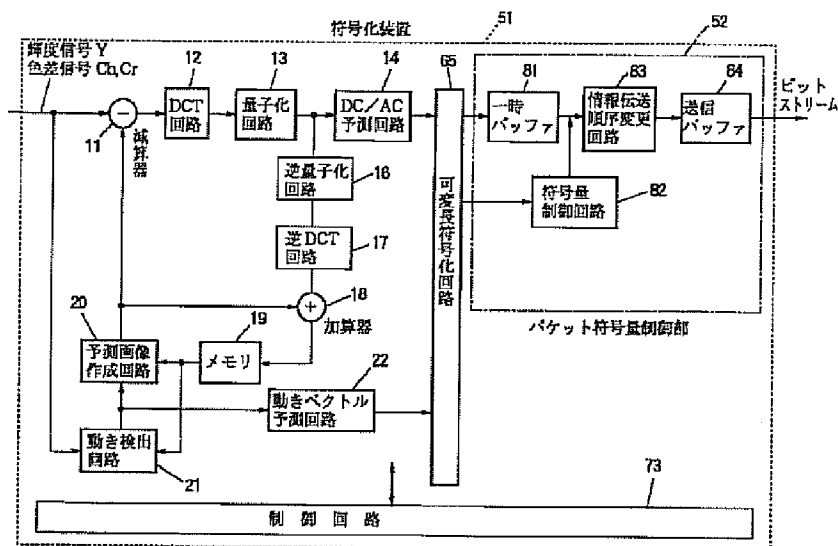
【図11】 動きベクトル予測を示す図である。

【符号の説明】

1、51 符号化装置、 2 復号装置、 11 減算器、 12 DC T回路、 13 量子化回路、 14 DC/AC予測回路、 15、65 可変長符号化回路、 16 逆量子化回路、 17 逆DC T回路、 18 加算器、 19 メモリ、 20 予測画像作成回路、 21 動き検出回路、 22 動きベクトル予測回路、 23、73 制御回路、 31 受信バッファ、

32 復号装置、 52 パケット符号量制御部、 情報伝送順序変更回路、 84 送信バッファ。
 81 一時バッファ、 82 符号量制御回路、 83

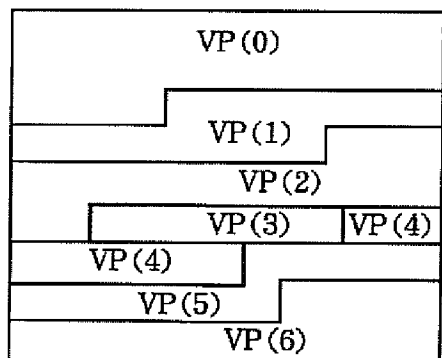
【図1】



【図3】

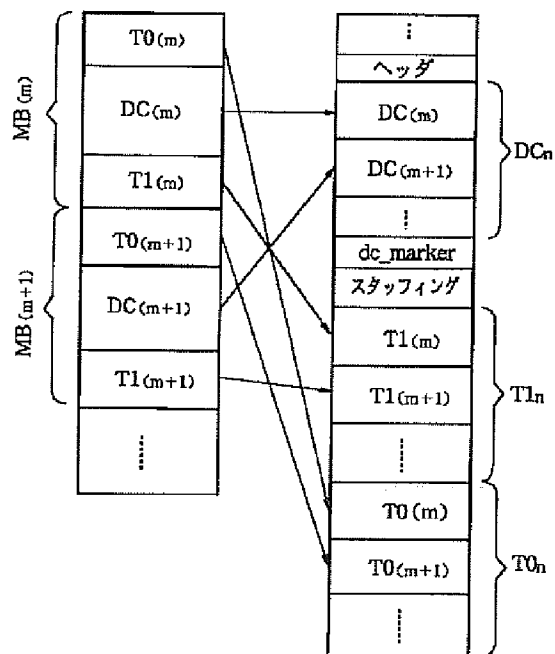
【図4】

1 VOP

データパーティショニング
INTRA VOP の場合

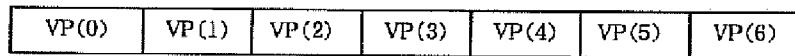
(a)一時バッファ 81

(b)送信バッファ 84

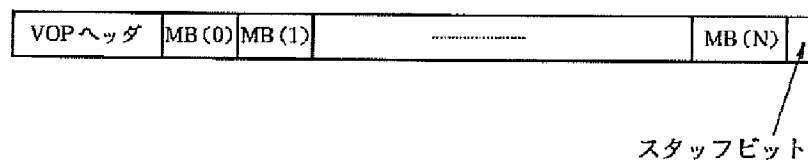


【図2】

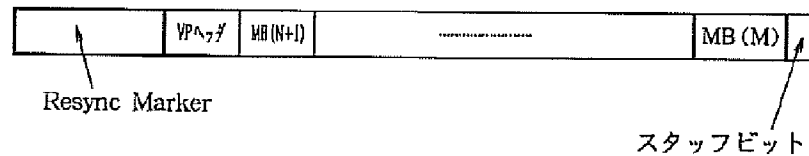
(a) 1 VOP 分のビットストリーム



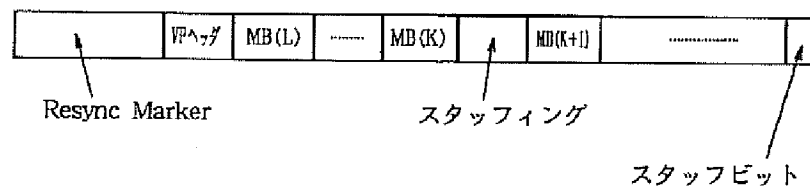
(b) VP(0)の内部構成



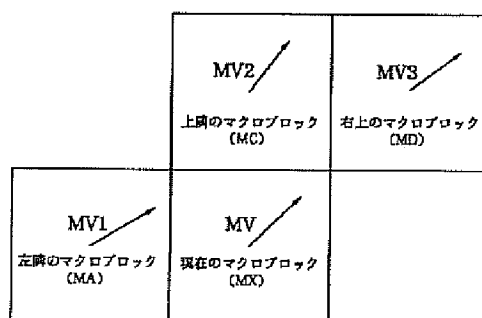
(c) VP(1)の内部構成



(d) スタッフィングがある場合のビデオパケットの内部構成



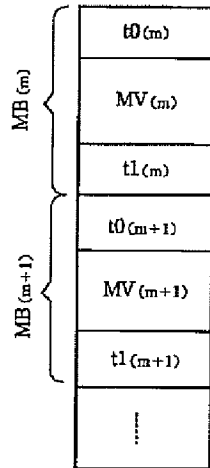
【図11】



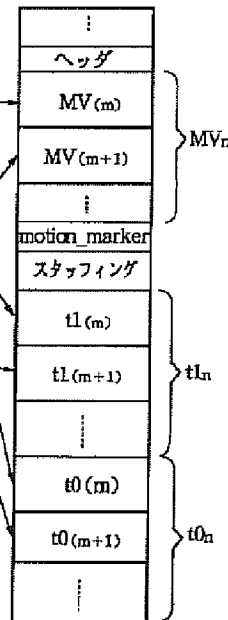
【図5】

データパーティショニング
INTER VOP の場合

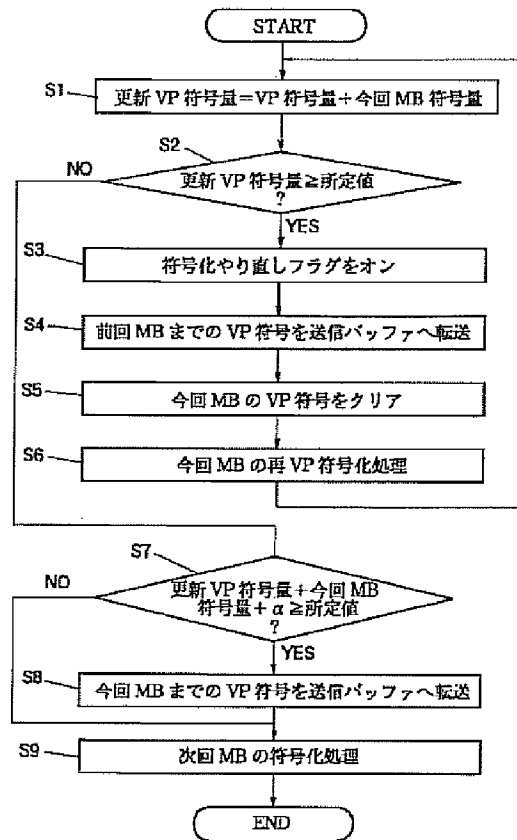
(a)一時バッファ 8L



(b)送信バッファ 84

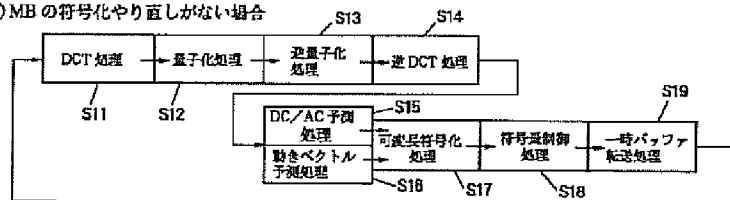


【図6】

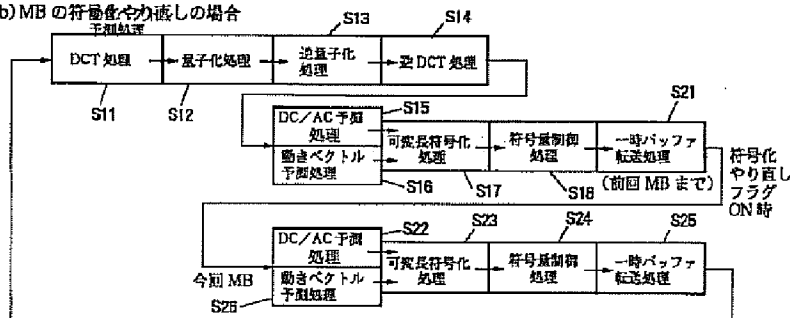


【図7】

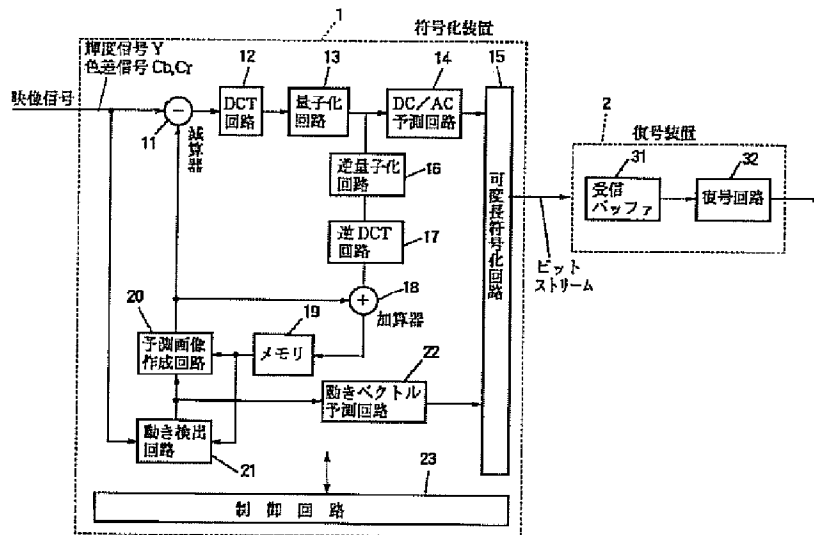
(a) MB の符号化やり直しが無い場合



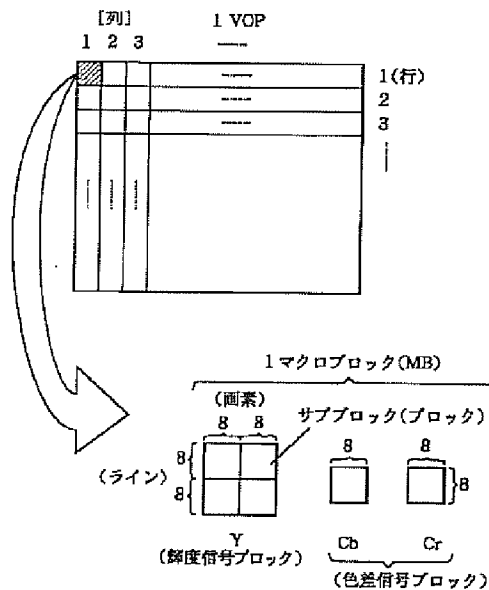
(b) MB の符号化やり直しの場合



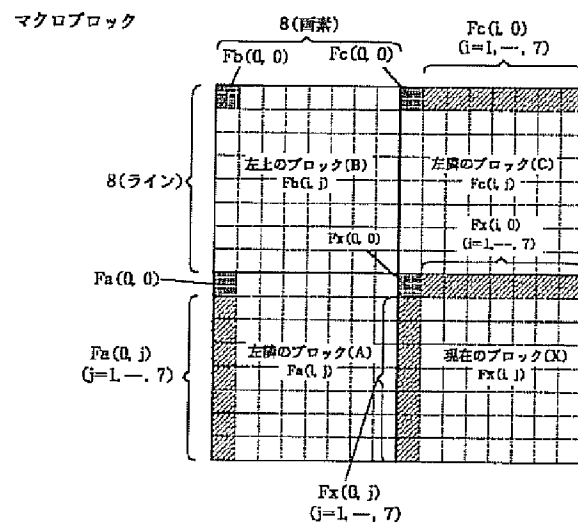
【図8】



【図9】



【図10】



フロントページの続き

(51) Int. Cl.⁷
H04N 7/30

識別記号

FI
H04N 7/133テーマコード (参考)
Z(72) 発明者 貴島 淳子
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内(72) 発明者 杉山 和宏
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

Fターム(参考) 5C053 FA20 FA23 GA11 GB05 GB21
GB23 GB29 KA04 KA21 KA24
LA06 LA14
5C059 KK22 KK34 MA00 MA23 MC33
MC38 ME01 ME10 NN03 NN28
PP28 SS06 SS11 TA57 TA60
TA61 TA73 TB07 TC20 TD06
TD12 UA02 UA05 UA38
5J064 AA02 AA04 BA01 BA09 BA16
BC01 BD02